

С. И. АЛТУНИН, д. т. н. А. П. БОНДАРЕВ

Украина, Национальный университет «Львовская политехника»

E-mail: bondap@ukr.net, serg.alt.i@gmail.com

ЭКСПЕРИМЕНТАЛЬНОЕ ИССЛЕДОВАНИЕ ПЕРЕХОДНЫХ ПРОЦЕССОВ В ПРОГРАММНО-АППАРАТНОМ УСТРОЙСТВЕ ЦИФРОВОЙ ФАЗОВОЙ АВТОПОДСТРОЙКИ ЧАСТОТЫ

Работа посвящена экспериментальному исследованию переходных процессов, возникающих в устройстве цифровой фазовой автоматической подстройки частоты (ЦФАПЧ) после замыкания петли обратной связи. Для решения поставленной задачи была выполнена программно-аппаратная реализация устройства ЦФАПЧ. В статье приведена структурная схема устройства и описана его математическая модель. Рассмотрен процесс захвата частоты гармонического колебания и проанализировано влияние основных параметров устройства (собственной частоты и коэффициента затухания) на продолжительность переходного процесса. Приведены графики ключевых сигналов устройства для оценки продолжительности переходного процесса. Результаты экспериментального исследования программно-аппаратного устройства ЦФАПЧ сопоставлены с результатами исследования его имитационной модели.

Ключевые слова: программно-аппаратная реализация, ЦФАПЧ, переходной процесс, частотная и фазовая ошибка синхронизации, коэффициент затухания, резонансная частота.

В последнее время цифровые устройства фазовой автоматической подстройки частоты (ФАПЧ) стали очень популярными в радиоэлектронной технике и используются в большинстве современных радиоприемников различного назначения. Постепенно они вытесняют традиционные аналоговые устройства ФАПЧ, поскольку благодаря использованию цифровых компонентов отпадает проблема паразитных емкостей, старения и температурного дрейфа характеристик цифровых устройств фазовой синхронизации [1]. Более того, цифровые устройства ФАПЧ (ЦФАПЧ) весьма перспективны с точки зрения их потенциально высокой помехоустойчивости [2].

Целью настоящей работы является программно-аппаратная реализация устройства ЦФАПЧ, поскольку это позволит оперативно изменять параметры устройства для дальнейшего исследования и повышения его помехоустойчивости. Кроме того, в работе исследован процесс захвата частоты гармонического колебания, а именно — определение времени вхождения в син-

хронизм и характера его изменения с изменением ключевых параметров устройства ЦФАПЧ, а также сравнение этого времени с результатом исследования имитационной модели (при одинаковых параметрах и начальных условиях), полученным в [3].

Структура цифрового устройства ФАПЧ и принцип его работы

Для осуществления программно-аппаратной реализации за основу была принята структурная схема устройства ЦФАПЧ, приведенная в [3] (рис. 1).

Эта схема очень похожа на схему аналогового устройства ФАПЧ, но в данном устройстве ЦФАПЧ основные компоненты — фазовый детектор (ФД), цифровой фильтр (ЦФ) и генератор, управляемый напряжением (ГУН), — реализованы программно, и все они оперируют цифровыми сигналами. Кроме того, здесь присутствует аналогово-цифровой преобразователь (АЦП), предназначенный для дискретизации сигнала с эталонного генератора $s_{вх}(t)$, и цифро-

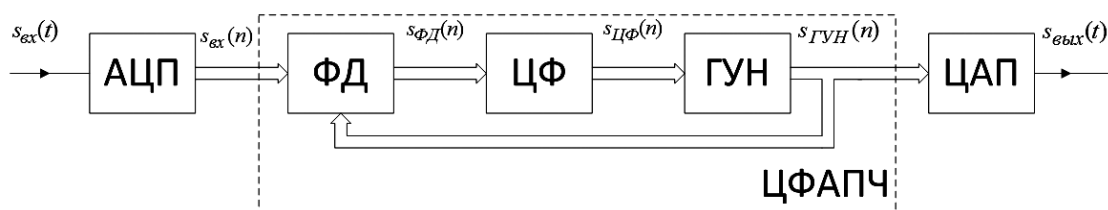


Рис. 1. Структурная схема устройства ЦФАПЧ

аналоговый преобразователь (ЦАП), на выходе которого получаем непрерывный сигнал $s_{\text{вых}}(t)$. Особенностью проведенной реализации является то, что частота дискретизации в АЦП и ЦАП значительно превышает частоту, которая необходима в соответствии с теоремой Котельникова.

Математическая модель этого ЦФАПЧ подробно описана в [3], здесь же приведем только основные выражения.

Пусть интервал дискретизации равен ΔT , коэффициенты передачи ГУН и ФД – K_0 и $K_{\text{ФД}}$ соответственно, опорная частота ГУН – ω_0 .

Передающая функция устройства ЦФАПЧ имеет вид

$$H(z) = \frac{\Psi(z)}{\Phi(z)} = \frac{K_{\text{ФД}} H_{\text{ЦФ}}(z) H_{\text{ГУН}}(z)}{1 + K_{\text{ФД}} H_{\text{ЦФ}}(z) H_{\text{ГУН}}(z)}, \quad (1)$$

где $\Psi(z)$ и $\Phi(z)$ – z -образы фазовых сигналов $\varphi(n)$ и $\psi(n)$.

Передающая функция ГУН:

$$H_{\text{ГУН}}(z) = \frac{K_0 z^{-1}}{1 - z^{-1}}. \quad (2)$$

В качестве ЦФ используем рекурсивный фильтр первого порядка, передающая функция которого имеет вид

$$H_{\text{ЦФ}}(z) = \frac{b_0 + b_1 z^{-1}}{1 - a_1 z^{-1}}, \quad (3)$$

где b_0, b_1, a_1 – коэффициенты.

Определить коэффициенты ЦФ можно на основании размещения полюсов и нулей передающей функции ЦФАПЧ. Для этого в [4] предложено взять за основу передающую функцию аналоговой ФАПЧ второго порядка астатизма ($H(s)$), и найти ее нули (s_0) и полюсы (s_1, s_2):

$$H(s) = \frac{2\zeta\omega_p s + \omega_p^2}{s^2 + 2\zeta\omega_p s + \omega_p^2}; \quad (4)$$

$$s_0 = -\frac{\omega_p}{2\zeta}; \quad (5)$$

$$s_{1,2} = -\zeta\omega_p \pm j\omega_p \sqrt{1 - \zeta^2}, \quad (6)$$

где ω_p – резонансная частота контура ФАПЧ; ζ, s – соответственно, коэффициент затухания и комплексная переменная [1, с. 33–35].

Отметим, что эти выражения справедливы только для случая, когда в качестве фильтра использовано пропорционально-интегрирующее звено с передающей функцией $K_S = m + 1/(sT_1)$ (m – коэффициент пропорциональности, T_1 – постоянная времени интегратора), а также для других фильтров первого порядка при выполнении условия [1, с. 33]

$$\omega_p \ll K_0 K_{\text{ФД}}. \quad (7)$$

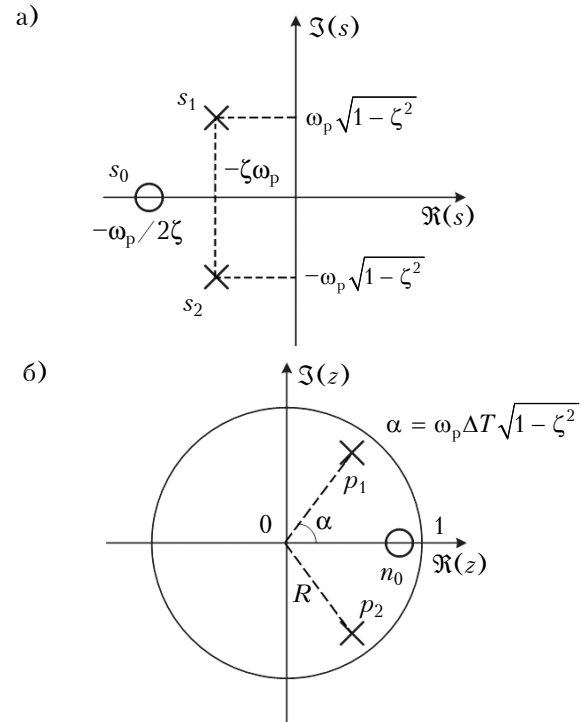


Рис. 2. Отражение полюсов и нуля аналоговой ФАПЧ (а) в полюсы и ноль ЦФАПЧ (б) при заданных параметрах модели $\zeta, \omega_p, \Delta T$

Методом билинейного z -преобразования перейдем к нулям (n_0) и полюсам (p_1, p_2) ЦФАПЧ:

$$n_0 = \exp(s_0 \Delta T) = \exp\left(-\frac{\omega_p \Delta T}{2\zeta}\right); \quad (8)$$

$$\begin{aligned} p_{1,2} &= \exp(s_{1,2} \Delta T) = \\ &= \exp(-\zeta\omega_p \Delta T) \exp(\pm j\omega_p \Delta T \sqrt{1 - \zeta^2}) = \\ &= R \exp(\pm j\omega_p \Delta T \sqrt{1 - \zeta^2}), \end{aligned} \quad (9)$$

где $R = \exp(-\zeta\omega_p \Delta T)$.

Графически это преобразование приведено на рис. 2, где изображено размещение нулей и полюсов аналоговой ФАПЧ в s -плоскости и соответствующие им полюсы ЦФАПЧ в z -плоскости.

Исследуемое устройство ЦФАПЧ будет всегда устойчивым, т. к. для любых положительных значений $\zeta, \omega_p, \Delta T$ выполняется условие $R < 1$, а значит, полюсы его передающей функции всегда будут находиться внутри области $|z| < 1$.

Подставляя формулы (2) и (3) в выражение (1) и проведя ряд преобразований, передающую функцию устройства ЦФАПЧ приведем к виду

$$H(z) = \frac{z - n_0}{(z - p_1)(z - p_2)}. \quad (10)$$

Подставляя в это выражение уравнения (8) и (9), раскрыв скобки и приравняв соответствую-

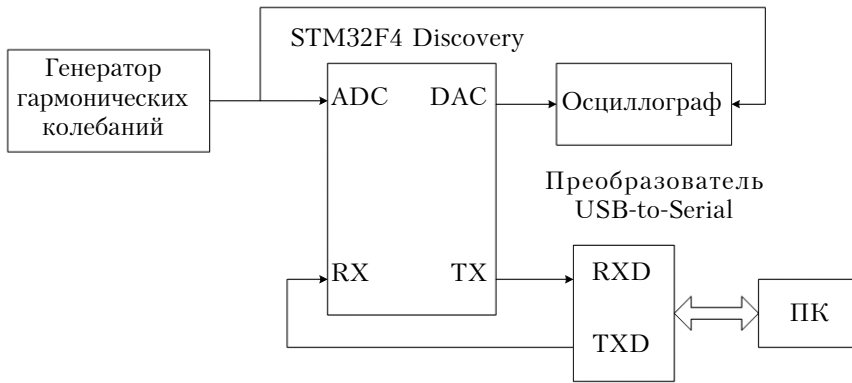


Рис. 3. Блок-схема эксперимента:

ADC – вход АЦП; DAC – выход ЦАП; RX – вход приемника микроконтроллера; TX – выход передатчика микроконтроллера; RXD – вход приемника преобразователя; TXD – выход передатчика преобразователя

ющие коэффициенты при z , получим систему уравнений

$$\begin{cases} b_1 = -b_0 \exp(-\omega_p \Delta T / (2\zeta)); \\ a_1 + 1 - K_{ФД} K_0 b_0 = \\ = 2 \exp(-\omega_p \zeta \Delta T) \cos(\omega_p \Delta T \sqrt{1 - \zeta^2}); \\ a_1 + K_{ФД} K_0 b_1 = \exp(-2\omega_p \zeta \Delta T). \end{cases} \quad (11)$$

Аналитическое решение этой системы уравнений в общем виде является весьма громоздким. Однако, если учесть условие (7) и то, что для корректного преобразования s -плоскости в z -плоскость устройства ЦФАПЧ практически всегда удовлетворяют требованию $\omega_p \ll (2\pi / \Delta T)$ [3], можно получить приближенные значения коэффициентов ЦФ:

$$b_0 = \frac{2 - 2 \exp(-\omega_p \zeta \Delta T) \cos(\omega_p \Delta T \sqrt{1 - \zeta^2})}{K_{ФД} K_0}; \quad (12)$$

$$b_1 = \frac{\exp(-2\omega_p \zeta \Delta T) - 1}{K_{ФД} K_0}; \quad (13)$$

$$a_1 = 1. \quad (14)$$

Проектирование аппаратной части устройства ЦФАПЧ

Программно-аппаратная реализация устройства ЦФАПЧ осуществлена на основе высокопроизводительной демонстрационной платы STM32F4 Discovery. Она содержит в себе микроконтроллер STM32F407VGT6, созданный на базе 32-разрядного ядра ARM Cortex-M4F, с объемом флеш-памяти 1 Мбайт и оперативной памяти 192 Кбайт, встроенные 12-разрядные АЦП и ЦАП, до 14 таймеров различного назначения, большое количество портов ввода-вывода и поддерживает несколько протоколов обмена данными (UART, SPI, I²C, USB) [5, с. 1]. Максимальная тактовая частота контроллера достигает 168 МГц, при этом время преобразо-

вания АЦП составляет около 0,5 мкс, что вполне достаточно для программно-аппаратной реализации ЦФАПЧ.

На рис. 3 приведена блок-схема эксперимента. Гармонический сигнал поступает на один из портов микроконтроллера, который является одновременно входом АЦП. АЦП формирует выборки входного сигнала с периодом, равным фиксированному интервалу дискретизации, который значительно меньше Котельниковского. После завершения обработки сигнала на выходе ЦАП получаем со-

ответствующий аналоговый сигнал, который поступает на осциллограф.

Для фиксации процесса захвата частоты необходимо в блок-схему включить компьютер (ПК). В том случае, когда необходимо снять осциллограммы одновременно нескольких сигналов, удобно записывать значение их выборок в память микроконтроллера (в ходе выполнения программы), а затем передать в компьютер (через интерфейс UART) для дальнейшего построения графиков.

Разработка программного обеспечения

Программное обеспечение (ПО) разработано в среде Keil μ Vision 5.15 с использованием стандартной библиотеки периферии SPL. Алгоритм его работы изображен на рис. 4, а.

Для сравнения результатов исследования процесса захвата синхронизма в имитационной и экспериментальной моделях крайне важно обеспечить идентичность начальных условий – частотной и фазовой расстройки. С этой целью был создан уникальный интерфейс для взаимодействия микроконтроллера с компьютером. Изначально контур ЦФАПЧ является разомкнутым (генерация сигнала с ГУН не происходит). В определенный момент времени на компьютере в среде MATLAB запускается программа, которая передает по каналу данных через интерфейс UART значение фазовой расстройки и тем самым подает команду микроконтроллера замкнуть контур ЦФАПЧ. В ходе выполнения программы (в микроконтроллере), в память записываются массивы значений переменных, характеризующих выборки соответствующих сигналов в дискретные моменты времени. После окончания записи эти данные передаются обратно в компьютер, где с помощью программы в среде MATLAB строятся графики сигналов и рядом с ними выводятся графики тех же сигналов для имитационной модели (при тех же параметрах и начальных условиях). Такое представление сигналов дает возможность быстро сравнить ре-

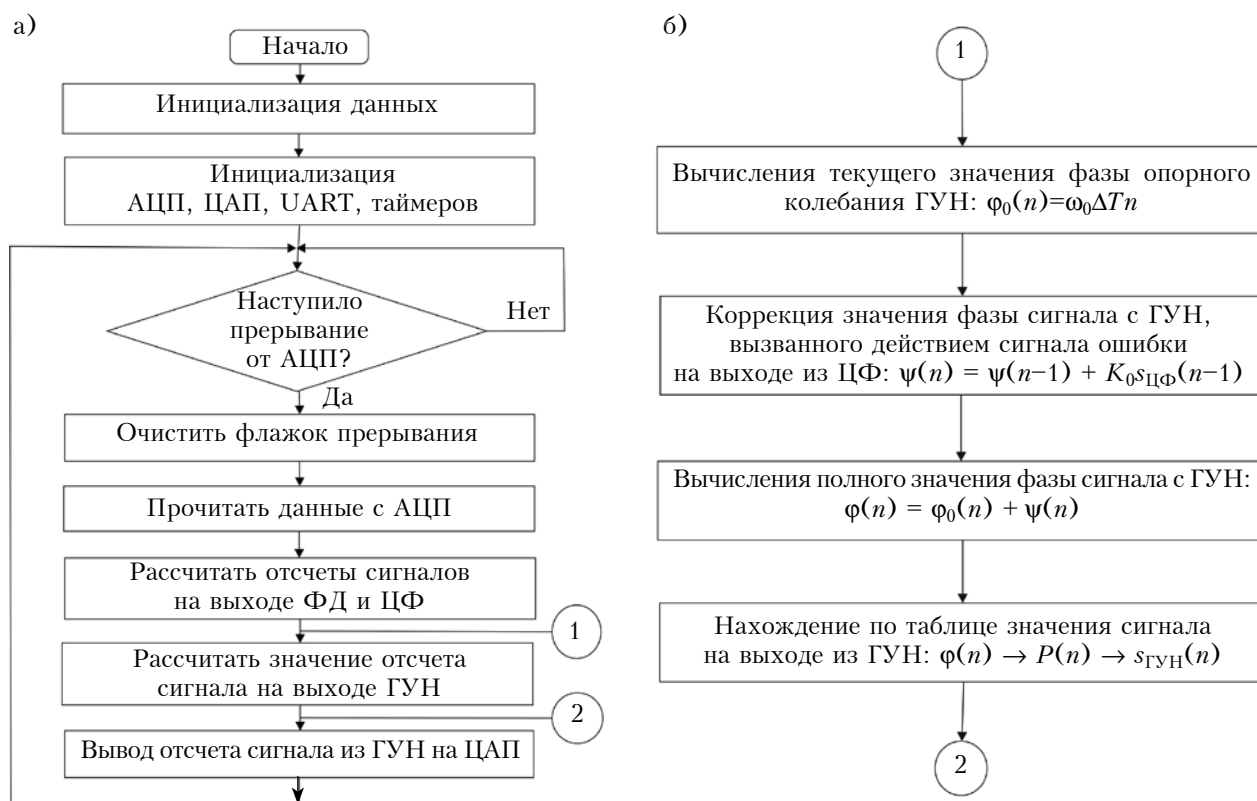


Рис. 4. Алгоритм работы программного обеспечения в целом (а) и алгоритм работы ГУН (б)

зультаты исследований программно-аппаратной реализации устройства ЦФАПЧ и соответствующей ей имитационной модели.

Обоснование алгоритма работы ГУН

ГУН рассматриваемого устройства ЦФАПЧ функционирует как классический прямой цифровой синтезатор (DDS) [5]. Его ключевыми элементами являются фазовый аккумулятор большой разрядности, где постоянно накапливается цифровой код (пропорциональный текущей фазе гармонического колебания) и преобразователь «фаза – уровень», где этот код превращается в цифровое значение отсчета синусоидального колебания. В общем случае такое преобразование осуществляется через выражение [5]

$$S(n) = \sin\left(2\pi \frac{P(n)}{2^j}\right), \quad (15)$$

где $P(n)$ – текущее значение фазового аккумулятора;

j – разрядность фазового аккумулятора.

Поскольку алгоритм работы ГУН сложнее, чем ФД и ЦФ, механизм вычисления отсчетов сигнала на выходе из ГУН показан отдельно на рис. 4, б.

Первым действием в ГУН является вычисление полного значения фазы выходного сигнала $\varphi(n)$. При разомкнутом контуре устройства ГУН работает на своей опорной частоте, которая

в данном случае равна частоте дискретизации, а фаза нарастает в соответствии с выражением

$$\varphi(n) = \varphi_0(n) = \omega_0 \Delta T n = \varphi_0(n-1) + \omega_0 \Delta T. \quad (16)$$

Если же на вход ГУН поступает сигнал ошибки $s_{ЦФ}(n)$, то прирост этой фазы корректируется на значение [4]

$$\psi(n) = K_0 s_{ЦФ}(n-1) + \psi(n-1), \quad (17)$$

а полное мгновенное значение фазы будет равно

$$\begin{aligned} \varphi(n) &= \varphi_0(n) + \psi(n) = \\ &= \omega_0 \Delta T n + K_0 s_{ЦФ}(n-1) + \psi(n-1). \end{aligned} \quad (18)$$

Для получения значения выборки сигнала на выходе ГУН нужно вычислить косинус фазы:

$$s_{ГУН}(n) = \cos(\varphi(n)). \quad (19)$$

Прямое вычисление тригонометрических функций средствами процессора (даже с помощью соответствующих библиотек) является довольно затратным и требует много времени. В то же время, аппаратная часть устройства ЦФАПЧ имеет достаточно большой объем памяти, позволяющий провести дискретизацию значения косинуса для большого количества значений аргумента (фазы). Так, на интервале значений аргумента $(0, \pi)$ было взято 4096 (2^{12}) точек, для них рассчитаны значения косинуса, которые затем были сохранены в массиве `cos_tab`. Таким образом текущее значение фазы с помощью про-

граммы было превращено в его порядковый номер $P(n)$ в массиве `cos_tab`, а после этого — в конкретное значение отсчета выходного сигнала.

Отметим, что нет необходимости дискретизировать косинус для интервала значений аргумента ($\pi, 2\pi$), поскольку им соответствуют те же значения из первого интервала, только со знаком «минус». Накладывая на массив данных маску 0×1000 , которая позволит получить соответствующий знак $\cos(\varphi(n))$, можно существенно сэкономить объем используемой памяти контроллера [4, с. 227]. Кроме того, поскольку со временем значение фазы $\varphi(n)$ непрерывно растет, для того чтобы значение индекса массива никогда не превышало 4095, на него накладывают маску $P(n) \& 0 \times 0FFF$. Аналитически это описывается выражениями

$$P(n) = \varphi(n) \cdot 2^{12} / \pi \text{ (округляется до целого); } \quad (20)$$

$$s_{\text{ГУН}}(n) = \cos\left(\pi \frac{P(n)}{2^{12}}\right) = \cos_tab[P(n) \& 0 \times 0FFF] \cdot (-1)^{P(n) \& 0 \times 1000}. \quad (21)$$

Результаты исследования

Для идентификации параметров экспериментального устройства ЦФАПЧ было проведено его имитационное моделирование в среде MatLab. По результатам моделирования с помощью авторской программы, которая аналогична приведенной в [3], были получены зависимости для переходных процессов при $\Delta T = 50$ мкс, $f_0 = 1$ кГц, $K_{\text{ФД}} = K_0 = 250$ для различных наборов параметров ЦФАПЧ:

$$\begin{aligned} \omega_{p1} &= 2\pi \cdot 20 \text{ рад/с, } \zeta_1 = 0,707; \\ \omega_{p2} &= 2\pi \cdot 200 \text{ рад/с, } \zeta_2 = 0,707; \\ \omega_{p3} &= 2\pi \cdot 200 \text{ рад/с, } \zeta_3 = 0,1. \end{aligned}$$

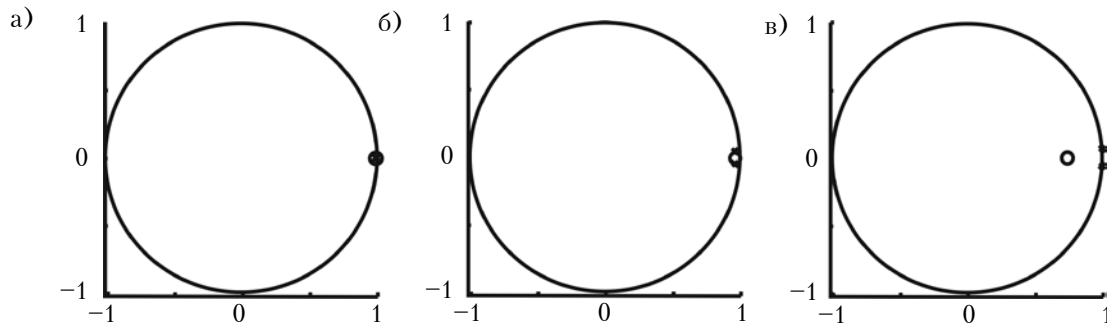
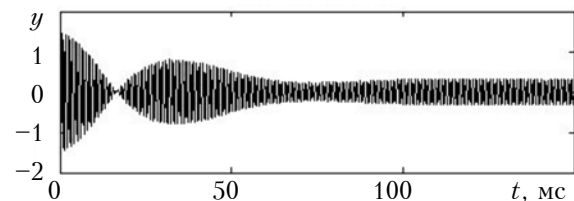
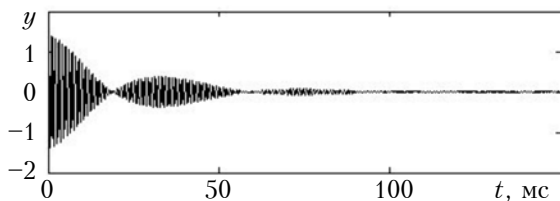


Рис. 5. Расположение нулей и полюсов ФАПЧ для различных значений его параметров: а — $\omega_{p1} = 2\pi \cdot 20$ рад/с, $\zeta_1 = 0,707$; б — $\omega_{p2} = 2\pi \cdot 200$ рад/с, $\zeta_2 = 0,707$; в — $\omega_{p3} = 2\pi \cdot 200$ рад/с, $\zeta_3 = 0,1$

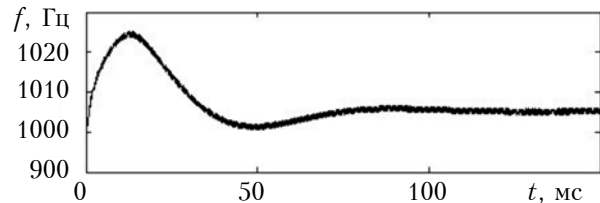
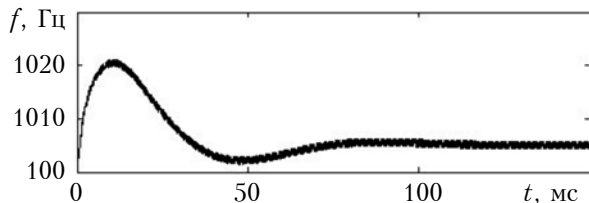
Имитационная модель

Экспериментальная модель

Ошибка слежения



Мгновенная частота



Фаза сигнала с ГУН

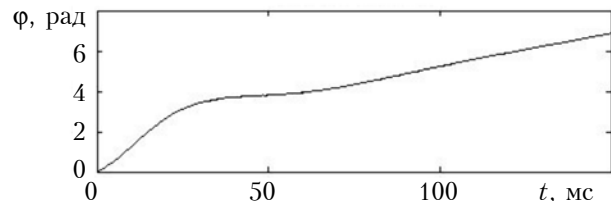
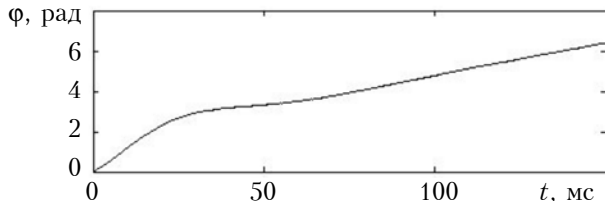


Рис. 6. Результаты исследования имитационной модели и экспериментального устройства при $\omega_{p1} = 2\pi \cdot 20$ рад/с, $\zeta_1 = 0,707$

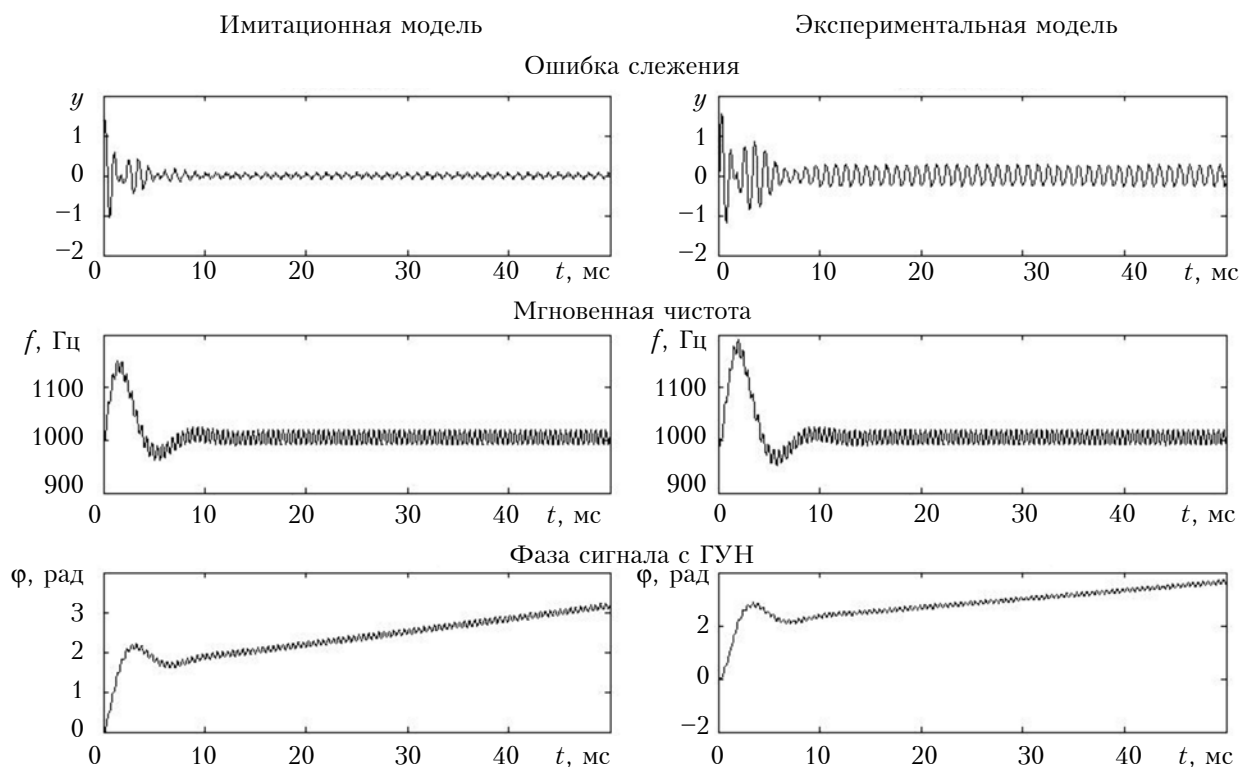


Рис. 7. Результаты исследования имитационной модели и экспериментального устройства при $\omega_{p2} = 2\pi \cdot 200$ рад/с, $\zeta_2 = 0,707$

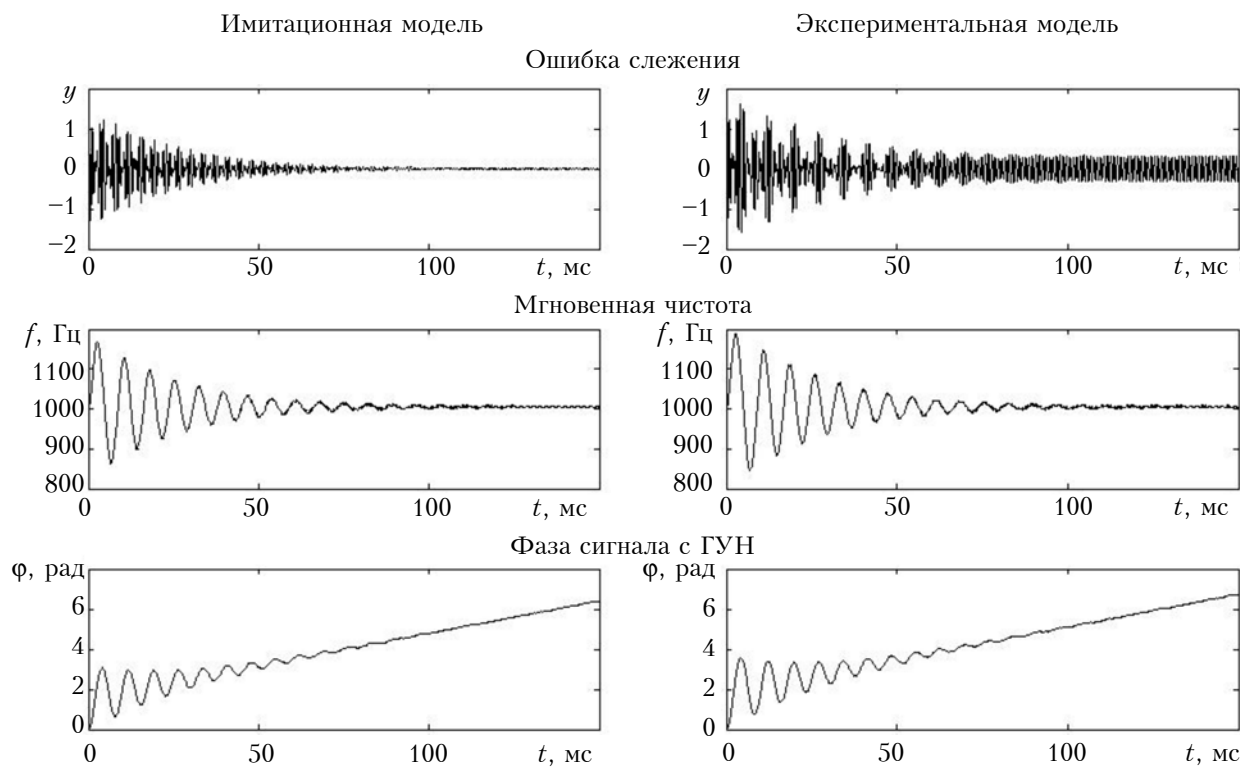


Рис. 8. Результаты исследования имитационной модели и экспериментального устройства при $\omega_{p3} = 2\pi \cdot 200$ рад/с, $\zeta_3 = 0,1$

Такие наборы параметров были выбраны из соображений наглядности демонстрации изменений расположения нуля и полюсов (рис. 5), а также характеристик переходных процессов в зависимости от параметров устройства.

Для этих же наборов параметров проведено исследование экспериментального устройства ЦФАПЧ. Процесс захвата частоты гармонического колебания был реализован при начальной частотной расстройке $\Delta f = 5$ Гц ($f_{\text{вх}} = 1005$ Гц).

На рис. 6–8 представлены графики ключевых сигналов устройства ЦФАПЧ, а также мгновенной частоты и фазы сигнала на выходе ГУН, полученные имитационным моделированием и экспериментально. Приведенный здесь сигнал $y(t)$ представляет собой разность между входным сигналом и выходным, сдвинутым по фазе на 90° (величина $y(t)$ представлена в нормализованной форме при амплитуде входного и выходного сигналов 1 В), его форма позволяет оценить время захвата частоты.

Как видно из рисунков, программно-аппаратная реализация устройства ЦФАПЧ дает результаты, достаточно близкие к результатам имитационного моделирования — разница их оценок време-

ни вхождения в синхронизм не превышает 10%. Приведенные графики демонстрируют влияние параметров ω_p и ζ на время установления синхронизма — их увеличение вызывает уменьшение продолжительности переходного процесса и наоборот. Время установления синхронизма для трех рассмотренных случаев составляет приблизительно 70, 7 и 80 мс соответственно.

Примерно такие же значения можно получить из рис. 9 (см. также первую страницу обложки), где изображены входной, выходной и разностный сигналы на экране осциллографа для тех же значений параметров устройства ЦФАПЧ, что подтверждает правильность полученных на компьютере данных.

Одной из особенностей результатов экспериментального моделирования является наличие пульсаций в сигнале $y(t)$, которые обусловлены в основном погрешностями квантования и дискретизации АЦП и ЦАП (из-за их ограниченной разрядности). Однако уровень этих пульсаций является недостаточным для того, чтобы привести к потере синхронизма.

Выводы

Результаты исследования показали, что программно-аппаратная реализация цифрового устройства фазовой автоподстройки частоты является полностью работоспособной и функциональной. Измеренное время вхождения в синхронизм экспериментального устройства не более чем на 10% отличается от рассчитанного.

Полученные результаты свидетельствуют о том, что для быстрого захвата частоты гармонического колебания следует увеличивать резонансную частоту и коэффициент затухания устройства.

Дальнейшие исследования будут направлены на изучение помехоустойчивости программно-аппаратного устройства ЦФАПЧ и влияния модуляции, шумов и детерминированных помех на его динамические характеристики.

ИСПОЛЬЗОВАННЫЕ ИСТОЧНИКИ

1. Best R.E., Phase-locked loops: design, simulation, and applications (professional engineering).— New York: McGraw-Hill Companies Inc., 2003.
2. Silicon Laboratories “Introduction to FPGA-based ADPLLs” [Электронный ресурс] / <https://www.silabs.com/Support%20Documents/TechnicalDocs/AN575.pdf>. — Rev. 0.1, 2011.
3. Цифровой контур ФАПЧ (digital PLL) и его свойства [Электронный ресурс] / www.dsplib.ru/content/dpll/dpll.html.
4. Полікаровських О.І. Аналіз методів перетворення фаза-амплітуда у цифрових обчислювальних синтезаторах // Вісник Хмельницького національного університету. — 2012. — № 6. — С. 226–232.
5. STMicroelectronics “Datasheet — production data STM32F405xx, STM32F407xx” [Электронный ресурс] / Режим доступа: <http://udel.edu/~furkan/cpeg423/13summer/stm32f4/DM00037051.pdf> — Rev 5, 2015.
6. Полікаровських О.І. Фазове коло як основа класифікації прямих синтезаторів частоти // Вісник Хмельницького національного університету. — 2014. — № 5. — С 133–139.

Дата поступления рукописи в редакцию 11.08 2016 г.

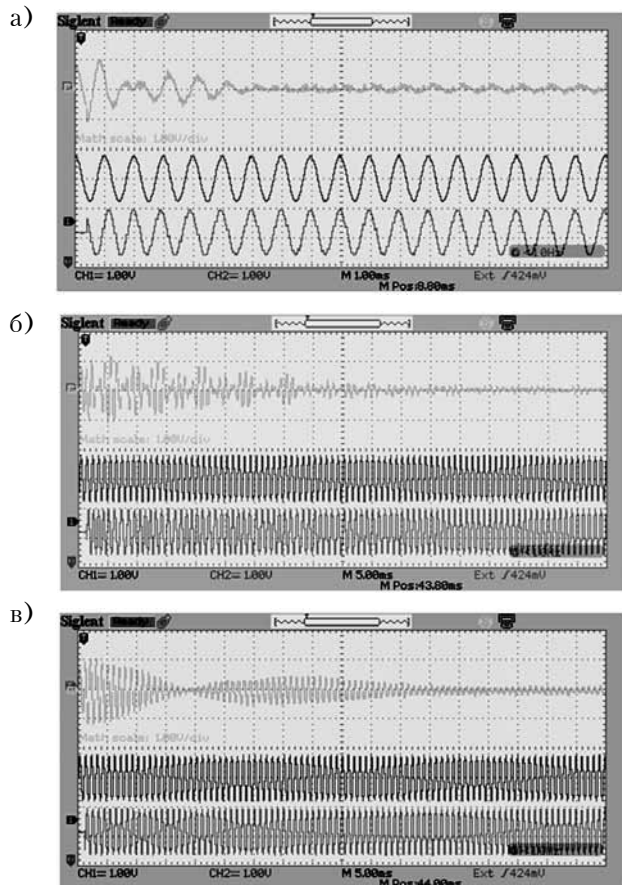


Рис. 9. Осциллограммы разностного, входного и выходного сигналов при различных значениях параметров ФАПЧ:

- а — $\omega_{p1} = 2\pi \cdot 20$ рад/с, $\zeta_1 = 0,707$;
- б — $\omega_{p2} = 2\pi \cdot 200$ рад/с, $\zeta_2 = 0,707$;
- в — $\omega_{p3} = 2\pi \cdot 200$ рад/с, $\zeta_3 = 0,1$

С. І. АЛТУНІН, А. П. БОНДАРЄВ

Україна, Національний університет «Львівська політехніка»
E-mail: bondap@ukr.net, serg.alt.i@gmail.com

ЕКСПЕРИМЕНТАЛЬНЕ ДОСЛІДЖЕННЯ ПЕРЕХІДНИХ ПРОЦЕСІВ У ПРОГРАМНО-АПАРАТНОМУ ПРИСТРОЇ ЦИФРОВОГО ФАЗОВОГО АВТОПІДСТРОЮВАННЯ ЧАСТОТИ

Робота присвячена експериментальному дослідженню перехідних процесів, що виникають у цифровому пристрої фазового автоматичного підстроювання частоти (ЦФАПЧ) після замикання контуру зворотнього зв'язку. З цією метою була проведена програмно-апаратна реалізація пристрою ЦФАПЧ. В статті наведено структурну схему пристрою ЦФАПЧ і описано його математичну модель. Розглянуто процес захоплення частоти гармонічного колювання та проаналізовано вплив основних параметрів пристрою ЦФАПЧ (власної частоти та коефіцієнта згасання) на тривалість перехідного процесу. Наведено графіки ключових сигналів пристрою ЦФАПЧ для оцінки тривалості перехідного процесу. Результати експериментального дослідження програмно-апаратного пристрою ЦФАПЧ співставлені з результатами дослідження його імітаційної моделі.

Ключові слова: програмно-апаратна реалізація, ЦФАПЧ, частотна та фазова похибка синхронізації, коефіцієнт згасання, власна частота, перехідний процес.

DOI: 10.15222/ТКЕА2016.4-5.15
UDC 621.372

S. I. ALTUNIN, A. P. BONDARIEV

Ukraine, Lviv Polytechnic National University
E-mail: bondap@ukr.net, serg.alt.i@gmail.com

EXPERIMENTAL RESEARCH OF TRANSIENT PROCESSES IN FIRMWARE DIGITAL PHASE-LOCKED LOOP

This article considers the experimental research of transient processes that occur in digital phase-locked loops (DPLL) after closing the feedback loop. Firmware implementation of DPLL device was made for this purpose.

The paper shows the block diagram of the DPLL and describes its mathematical model. In particular, the location of poles and zeros of DPLL transfer function was determined by the transfer function of the 2nd order analog PLL and the formulas for digital filter coefficients were deducted. The article also represents the block diagram of hardware part of the firmware DPLL. Its key part is the STM microcontroller which is connected to the PC. For convenience reasons, the unique interface between the microcontroller and the PC was created in order to present waveforms of several signals simultaneously. Moreover, the paper depicts the algorithm of software part of the firmware DPLL in general as well as the detailed algorithm of voltage-controlled oscillator (VCO) operation – it works as direct digital synthesizer (DDS).

The experimental research of the frequency acquisition process of harmonic oscillation was performed for three different sets of DPLL parameters. For each case the location of DPLL poles and zeros and plots of DPLL key signals (tracking error, current frequency and phase of output signal) were shown. Obtained diagrams demonstrate that a change of the DPLL natural frequency and damping factor influences on the transient process duration. Pictures signal waveforms from oscilloscope confirm these results. Furthermore, the results of the firmware DPLL research correspond to investigation results of existing simulation model of this DPLL with sufficient accuracy.

Keywords: firmware implementation, DPLL, frequency and phase synchronization error, damping factor, natural frequency, transient process.

REFERENCES

1. Best R.E. *Phase-locked loops: design, simulation, and applications (professional engineering)*. New York, McGraw-Hill Companies Inc., 2003
2. Silicon Laboratories "Introduction to FPGA-based ADPLLs" / <https://www.silabs.com/Support%20Documents/TechnicalDocs/AN575.pdf>. Rev. 0.1, 2011.
3. [Digital PLL and its properties] www.dsplib.ru/content/dpll/dpll.html. (Rus)

4. Polikarovs`kikh O. I. [Analysis of methods of phase-amplitude transformation in digital computing synthesizers]. *Visnik Khmel'nits'kogo natsional'noho universitetu*, 2012, no. 6, pp. 226 – 232.
5. *STMicroelectronics "Datasheet – production data STM32F405xx, STM32F407xx"* / <http://udel.edu/~furkan/cpeg423/13summer/stm32f4/DM00037051.pdf>. Rev 5, 2015.
6. Polikarovs`kikh O. I. [Phase circle as a basis for classification of direct frequency synthesizer]. *Visnik Khmel'nits'kogo natsional'noho universitetu*, 2014, no. 5, pp. 133 – 139.