

УДК 621.315.592



Женьбин Ху

Женьбин Ху¹

Дейбук В. Г.^{2,3}, докт. физ.-мат. наук



Дейбук В.Г.

¹Школа информационных технологий в образовании, Классический университет центрального Китая, Ухань, Китай;

²Институт термоэлектричества, ул. Науки, 1, Черновцы, 58029, Украина;

³Черновицкий национальный университет им. Ю.Федьковича, ул. Коцюбинского, 2, Черновцы, 58000, Украина, e-mail: v.deibuk@chnu.edu.ua

КОНСТРУИРОВАНИЕ ТРОИЧНЫХ ОБРАТИМЫХ/КВАНТОВЫХ ПОСЛЕДОВАТЕЛЬНОСТНЫХ ЭЛЕМЕНТОВ

Широкое применение принципов обратимых вычислений дает возможность минимизировать потери энергии при работе компьютерных устройств. Конструирование обратимых элементов памяти троичной логики является актуальной задачей, поскольку это необходимые устройства современной электроники. В работе синтезированы основные обратимые последовательностные элементы троичной логики в базисе перестановочных одно- и двухходовых логических элементов, предложенных Матакришина и Строудом (MS-вентили). Используя улучшенный адаптивный генетический алгоритм, мы предложили троичные обратимые D-, T- и JK-триггеры и триггерные системы. Троичные обратимые T- и JK-триггеры синтезированы впервые в этом базисе. Предложенный алгоритм также использован для синтеза обратимого троичного вентиля Фредкина, что привело к улучшению его квантовой стоимости по сравнению с известными аналогами. Последовательностные элементы, синтезированные в данной работе, могут быть построены с использованием квантовых технологий жидкостных ионных ловушек. Улучшения получены также в отношении квантовой стоимости, числа постоянных входов, времени задержки и числа избыточных выходов. Данная работа призвана привлечь внимание специалистов в области термоэлектричества к возможности применения обратимой электроники при создании термоэлектрических устройств. Библ. 29, рис. 8, табл. 2

Ключевые слова: триггеры, обратимые вычисления, многозначная логика, генетические алгоритмы.

Введение

В последнее время использование обратимой логики для передачи и обработки информации является одной из перспективных областей современных информационных технологий [1 – 4]. Это связано с необходимостью снижения потерь энергии в квантовых вычислениях, маломощных КМОП-технологиях, биоинформатике и т. д. [5, 6]. Рольф Ландауэр теоретически доказал [5], что стирание каждого бита информации сопровождается потерей $kT \ln 2$ Джоулей (T – абсолютная температура, а k – постоянная Больцмана), что недавно было экспериментально подтверждено [29].

Таким образом, конструирование обратимых электрических схем, состоящих из обратимых логических элементов, может привести к уменьшению потерь энергии. Теплоотдача является серьезной проблемой в современных микро- и нанoeлектронных микропроцессорных устройствах, поскольку тепловые потери неизбежно приводят к ошибкам при передаче и обработке информации. Наряду с традиционными методами предотвращения перегрева, все больше и больше ученых в последнее время обращаются к передовым методам, таким как термоэлектрические охладители, схемы обратной логики и т. д. Комбинация этих двух подходов, на наш взгляд, может сделать значительный прорыв в решении указанной проблемы.

Обратимыми логическими элементами считаются логические элементы, в которых выходные состояния могут однозначно воспроизводить входную информацию. То есть, в обратимых логических элементах происходит биективное отображение набора входных состояний в набор выходных состояний. Последнее условие означает, что в обратимых логических элементах количество входов равно количеству выходов [6, 7]. Другим следствием биективности в обратимых логических элементах является запрет на разветвление по выходу. В обратимых схемах помимо информационных входов/выходов имеются также постоянные (вспомогательные) входы и избыточные выходы, информация которых должна быть утилизирована. Важной характеристикой обратимого логического элемента является его квантовая стоимость, которая понимается как количество примитивов, из которых строится логический элемент. Конструирование обратимых схем также требует использования универсального (функционально полного) базиса обратимых логических элементов, с помощью которого можно реализовать произвольную обратимую логическую схему. Синтез оптимального обратимого логического устройства включает в себя получение устройства, которое характеризуется минимальным количеством постоянных входов и избыточных выходов, минимальной квантовой стоимостью и минимальным временем задержки.

Задача оптимизации имеет аналитическое решение только в случае проектирования обратимых схем двоичной логики с ограниченным количеством входных сигналов [4]. В то же время сегодня аналитические методы проектирования обратимых устройств многозначной логики далеки от завершения [4, 8]. Известные преимущества многозначных логических устройств позволяют реализовать на практике обратимые вычисления в алгоритмах квантовых вычислений [9, 10]. Одним из перспективных способов решения вышеуказанной проблемы для случая троичной логики является использование методов искусственного интеллекта. В частности, эволюционные стратегии, генетическое программирование и генетические алгоритмы позволили найти оптимальные решения для многих обратимых комбинационных устройств [11 – 14]. В [12 – 14] мы использовали адаптивный генетический алгоритм для синтеза некоторых комбинационных обратимых устройств троичной логики. В качестве основных логических элементов мы использовали одно- и двухкутритные элементы Матакришны и Строуда (MS-вентили) [15], которые можно рассматривать как примитивы с квантовой стоимостью единица. Преимущество этого базиса состоит в том, что он универсален и его примитивы могут быть физически реализованы с помощью квантовой технологии жидкостных ионных ловушек [9, 10].

Для создания обратимых компьютерных устройств троичной логики, важно синтезировать последовательностные обратимые логические элементы. В частности, ячейка памяти представляет собой последовательностную схему, выходное состояние которой определяется комбинацией входных сигналов и предыдущим состоянием устройства [7]. Отличительной особенностью последовательностных схем является наличие обратных связей. В [17 – 21] представлены различные методы синтеза бинарных обратимых триггеров. В то же время существует лишь несколько исследований конструкции обратимых последовательностных троичных логических

устройств [22 – 26]. Однако во многих случаях синтез проводился в избыточном базисе логических элементов, что приводит к увеличению квантовой стоимости полученных устройств. В [26] мы предложили оптимальные схемы троичных обратимых триггеров, где минимизация выполнялась по количеству логических ошибок, числу одно- и двухкутритных MS-вентилей. В данной статье мы представляем расширенную схему оптимизации, которая учитывает дополнительные факторы, такие как количество постоянных (избыточных) входов (выходов), а также время задержки последовательностной схемы. Чтобы проверить предложенный улучшенный генетический алгоритм синтеза последовательностных схем, мы представили конструкцию троичных обратимых D -, T - и JK -триггеров без постоянных входов, которые хорошо согласуются с ранее известными результатами [26]. На основе улучшенного генетического алгоритма впервые были синтезированы T - и JK -триггерные M-S системы с инвертором. Полученные схемы D -триггеров на основе архитектуры «ведущий-ведомый»(M-S) имеют более низкую квантовую стоимость по сравнению с другими работами.

Статья организована следующим образом. В разделе 2 определен основной набор перестановочных обратимых троичных логических элементов и описана методика синтеза. В разделе 3 представлена предлагаемая конструкция троичных обратимых триггеров. В разделе 4 показаны результаты моделирования для тактируемых обратимых троичных M-S триггерных систем, и, наконец, завершает статью раздел «Выводы».

Методика синтеза

Произвольные манипуляции с троичными квантовыми состояниями (кутритами) можно описать, используя их матричное представление [4, 8]. Такие унитарные 3×3 матрицы соответствуют однокутритным квантовым логическим элементам, которые используются в данной работе как примитивы. В табл. 1 показаны логические однокутритные троичные перестановочные преобразования, соответствующие логическим элементам. Квантовая стоимость одноходовых логических элементов может быть принята равной единице, как следует из [11, 12]. Для проектирования троичных квантовых схем мы использовали троичные MS-вентили. У этих двухкутритных логических элементов есть один управляющий вход X_1 и один управляемый вход X_2 . Первый выход Y_1 повторяет управляющий вход $Y_1 = X_1$. Если управляющий сигнал $X_1 = 2$, второй выход Y_2 является преобразованием управляемого входа X_2 (табл. 1), в противном случае $Y_2 = X_2$. Такой набор логических элементов является функционально полным [16], что позволяет использовать его для синтеза различных комбинационных и последовательностных обратимых устройств [12 – 14, 22 – 25]. Расчет сложности (квантовой стоимости) троичной обратимой схемы касается количества одно- и двухкутритных MS-вентилей, используемых для синтеза схемы.

Таблица 1

Однокутритные перестановочные преобразования

Вход X	Выход					
	$Y(0)=X$	$Y(+1)=X+1$	$Y(+2)=X+2$	$Y(01)=2X+1$	$Y(02)=2X+2$	$Y(12)=2X$
0	0	1	2	1	2	0
1	1	2	0	0	1	2
2	2	0	1	2	0	1

Ранее [26] мы предложили усовершенствованный метод генетического синтеза троичных обратимых триггеров в базисе одно- и двухвходовых MS-вентилей. Однако эта довольно простая схема генетического алгоритма не позволила нам получить более сложные последовательностные устройства с улучшенными характеристиками по сравнению с уже известными [22 – 25]. Поэтому в данной статье мы предлагаем несколько усложненную схему алгоритма. Прежде всего, это касается изменения функции приспособленности, которая известна как ключевой фактор в процедуре генетической оптимизации. Исследуемая схема может быть представлена последовательностью одно- и двухвходовых примитивов, описанных выше, расположенных параллельно или последовательно. Мы размещаем управляющие и управляемые входы в верхней части сети. Постоянные входы расположены внизу. Хромосома – это диаграмма устройства, которая кодируется как упорядоченные кортежи. В этом случае соответствующий столбец схемы (хромосома) мы понимаем как ген [12]. Например, кодирование хромосомы, соответствующее схеме на рис. 1, представлено как ((2,1,2), (0,2,5), (2,1,1), (1,2,2), (0,1,1), (1,2,1)). Здесь каждая упорядоченная тройка соответствует гену (логическому элементу) и содержит следующую информацию: номер управляющей строки, номер строки расположения логического элемента, тип логического элемента. В качестве базиса были учтены шесть типов перестановочных логических элементов, как видно из табл. 1. Мы учитываем в функциях приспособленности F пять членов, которые будут управлять процессом выбора оптимальных хромосом:

$$F = k_1 F_1 + k_2 F_2 + k_3 F_3 + k_4 F_4 + k_5 F_5, \quad (1)$$

где первая функция F_1 соответствует условию минимального количества ошибок (*Error*) в таблице истинности синтезированного логического обратимого устройства:

$$F_1 = (\text{Error} + 1)^{-1}. \quad (2)$$

Условие получения схемы с минимальным числом ненулевых логических элементов dG в хромосоме длиной dL учитывается в функции F_2 :

$$F_2 = (dL - dG) / dL. \quad (3)$$

Здесь длина хромосомы dL представляет собой число генов, из которых она составлена. Третий член в (1) соответствует условию минимального количества управляемых логических элементов (dGM) в хромосоме:

$$F_3 = dGM / dG. \quad (4)$$

Последние две функции в (1) отвечают за получение хромосомы с минимальным числом g_i постоянных входов (избыточных выходов) – F_4 , а также с минимальным временем задержки с передачи сигнала – F_5 :

$$F_4 = (1 + g_i)^{-1}, \quad (5)$$

$$F_5 = \exp(-(1 - 1/s)^2). \quad (6)$$

Время задержки схем оценивалось в относительных единицах времени задержки одного логического элемента (t_0). k_i – весовой коэффициент i -го компонента функции приспособленности ($i = 1, \dots, 5$). Коэффициенты k_i были выбраны динамически согласно

$$k_i(\text{itr} + 1) = k_i(\text{itr}) \left(1 - \overline{F_i(\text{itr})}\right), \quad (7)$$

где $k_i(itr)$ – весовые коэффициенты, $\overline{F_i(itr)}$ – среднее значение функции приспособленность в itr генерации ($i = 2, \dots, 5$). Поскольку результирующая схема не должна содержать логических ошибок ($Error = 0$), коэффициент k_1 принимался равным 1. Чтобы проверить правильность полученных хромосом (схем), мы сравнили их функции приспособленности для простейших троичных триггеров с результатами нашей предыдущей работы [26]. Приведенная выше функция приспособленности F содержит два дополнительных члена – F_4 и F_5 по сравнению с [26]. Это позволило свести к минимуму количество постоянных входов (выходов) в схеме, а также сократить минимальное время задержки. Как указано выше, мы оцениваем квантовую стоимость в данной статье как количество логических элементов в схеме. Таким образом, полученная схема будет считаться эффективной, если общая функция приспособленности имеет максимальное значение. Подробное описание других этапов генетического алгоритма приведено в [14].

Квантовые обратимые троичные триггеры

Одним из важных устройств произвольной вычислительной системы является элемент памяти. Простейшими схемами, реализующими возможность запоминания информации, являются D -, T - и JK -триггеры. Состояние выхода таких устройств зависит не только от состояния входных сигналов, но и от состояний выхода в предыдущий момент времени. Необходимость в дальнейшем улучшении троичных обратимых триггеров мотивируется требованием снизить потребление энергии в современных вычислительных устройствах. В предыдущей работе [26] мы синтезировали простейшие квантовые обратимые троичные триггеры, в которых в качестве базисных использовались MS-вентили. В данном разделе представлены результаты компьютерного моделирования этих триггеров с помощью улучшенной функции приспособленности (1). По нашему мнению, эта процедура необходима, поскольку она позволяет нам протестировать применение модифицированной модели по сравнению с предыдущей. В этом разделе мы также синтезировали логические элементы для копирования выходных сигналов (разветвления), которые были необходимы для создания квантовых/обратимых триггеров.

Конструирование троичного обратимого D -триггера

Характеристическое уравнение, описывающее работу обратимого троичного асинхронного D -триггера, можно записать в виде [27, 28]:

$$Q_{t+1} = D. \quad (8)$$

Здесь Q_{t+1} – сигнал выходного состояния в момент времени $t+1$. Характеристическое уравнение тактируемого D -триггера таково:

$$Q_{t+1} = \begin{cases} Q_t, & Clk = 0 \\ *, & Clk = 1 \\ D, & Clk = 2 \end{cases}. \quad (9)$$

Безразличное состояние выходного сигнала обозначается символом *. Предлагаемая схема тактируемого D -триггера показана на рис. 1. Обратная связь указана пунктирной линией. Эта схема совпала с полученной ранее [26]; однако предложенная функция приспособленности (1) позволила синтезировать схему в два раза быстрее.

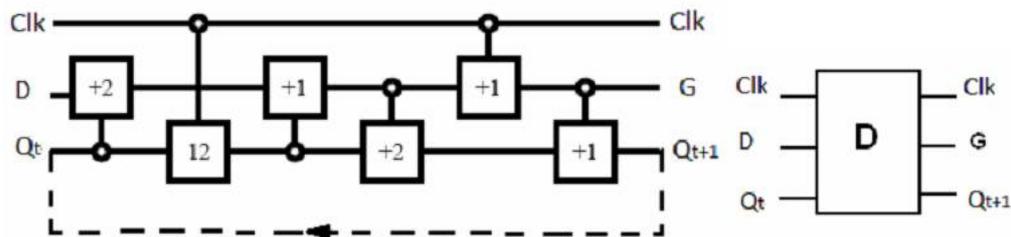


Рис. 1. Квантовый /обратимый тактируемый D-триггер и его блок-схема.

На рис. 2 представлена схема разветвления по выходу. Эта схема также была получена с помощью улучшенного генетического алгоритма и соответствует результатам [26].

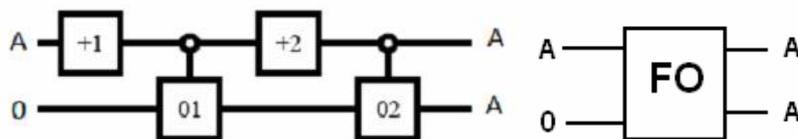


Рис. 2. Квантовая/обратимая троичная схема разветвления по выходу и ее блок-схема.

Конструирование троичного обратимого T-триггера

Описанный выше метод был использован для реализации T-триггеров. Характеристическое уравнение для асинхронного T-триггера может быть записано как [28]

$$Q_{t+1} = T \oplus Q_t, \tag{10}$$

где сумма взята по модулю три. В случае тактируемого T-триггера моделирование можно выполнять на основе следующего характеристического уравнения:

$$Q_{t+1} = \begin{cases} Q_t, & Clk = 0 \\ *, & Clk = 1 \\ T \oplus Q_t, & Clk = 2 \end{cases} \tag{11}$$

Смоделированный квантовый/обратимый троичный синхронный T-триггер схематически изображен на рис. 3. T-триггер находится в прежнем состоянии $Q_{t+1} = Q_t$, если $Clk=0$. Устройство находится в безразличном состоянии, если синхронный сигнал равен единице. Входной сигнал T активен, если синхронный сигнал равен 2. Тогда верхний логический элемент активен, и если $T= 1$, $Q_{t+1} = Q_t + 1$, а если $T= 2$, $Q_{t+1} = Q_t + 2$. Квантовая стоимость (QC) схемы равна 3, схема имеет один избыточный выход (G), и время задержки – $3t_0$.

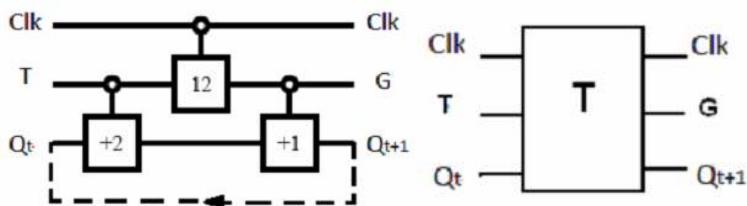


Рис. 3. Квантовый/обратимый троичный тактируемый T-триггер и его блок-схема.

Конструирование троичного обратимого JK-триггера

На рис. 4 показана предлагаемая схема обратимого троичного JK-триггера.

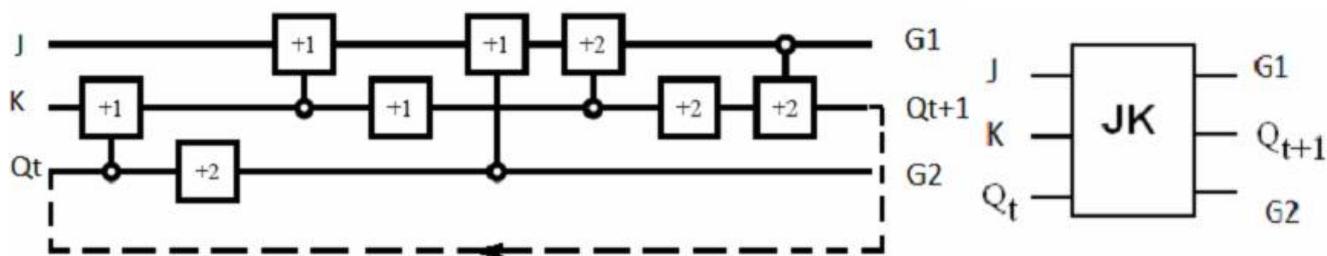


Рис. 4. Квантовый/обратимый троичный JK-триггер и его блок-схема.

Триггер синтезирована согласно алгоритму, подробно описанному в [23, 26], и имеет следующие характеристики. Квантовая стоимость – 8, избыточные выходы – 2($G1$, $G2$), и время задержки – $6t_0$. Выходной сигнал $G2 = Q_t + 2$, где сумма по модулю три.

В работе [23] троичный обратимый JK-триггер синтезирован иначе. Используются двухвходовые логические элементы с разным уровнем управляемого сигнала. Такая конструкция, на наш взгляд, связана с более сложной физической реализацией.

Более гибкое управление работой обратимого троичного JK-триггера требует соответствующего синхронизирующего устройства. Для его проектирования мы принимаем во внимание тот факт, что добавление примитива с одним входом (+1) к третьему выходу несинхронного триггера (рис. 4) позволяет получить входной сигнал Q_t .

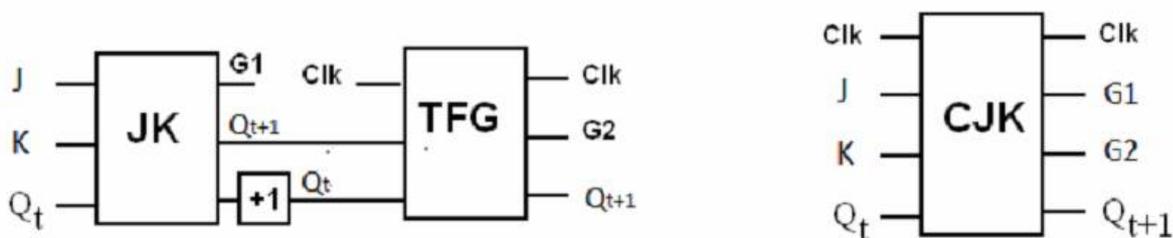


Рис. 5. Структура троичного обратимого тактируемого JK-триггера и его блок-схема.

Используя вентиль управляемого обмена (троичный вентиль Фредкина – TFG), мы можем получить синхронный JK-триггер (CJK), конструкция и блок-схема которого показаны на рис. 5. Точно так же, как и в предыдущих случаях, входное состояние Q_t повторяется на выходе в случае, когда тактовый сигнал $Clk = 0,1$, и этот выход выдает сигнал Q_{t+1} , когда $Clk = 2$. Избыточный выход $G2$ будет генерировать сигнал, который также может быть использован, поскольку

$$G2 = \begin{cases} Q_{t+1}, & Clk = 0,1 \\ Q_t, & Clk = 2 \end{cases} \quad (12)$$

Сигнал на избыточном выходе $G1$ должен быть утилизирован. Синтезированный

троичный обратимый вентиль Фредкина в базисе одно- и двухвходовых элементов представлен на рис. 6.

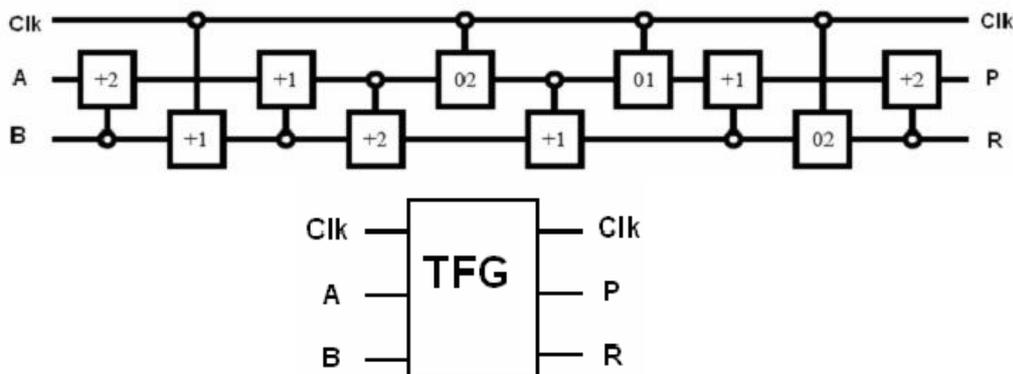


Рис. 6. Предлагаемая конструкция троичного обратимого вентиля Фредкина и его блок-схема.

Так называемый обратимый троичный вентиль Фредкина является аналогом двоичного вентиля Фредкина и согласуется с определением, данным в [23, 25]. Кроме того, хорошо известно, что этот вентиль является консервативным, то есть, число разрядов 0,1,2, поданных на вход, такое же, как и на выходе вентиля. Предлагаемая реализация троичного вентиля Фредкина имеет квантовую стоимость $QC = 10$, что лучше по сравнению с результатами генетического синтеза троичного вентиля Фредкина, представленные в [23], где $QC = 13$.

На рис. 7 представлена реализация обратимого троичного синхронного JK-триггера в принятом базисе. Важно отметить, что эта реализация не имеет постоянных входов, число избыточных выходов равно 2, $QC = 19$ ($QC = 22$ [23]).

Полученные обратимые троичные D-, T- и JK-триггеры совпадают с теми, которые получены в [26], но расчетное время меньше в среднем в 1.5 раза.

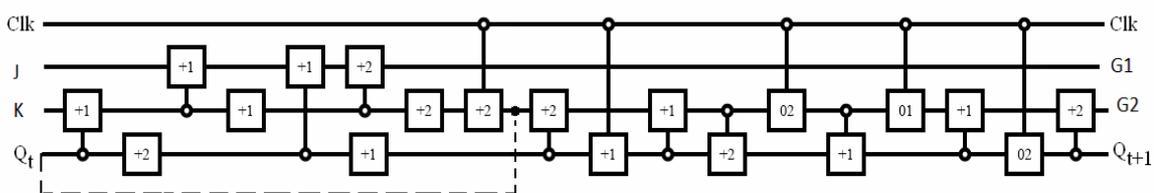
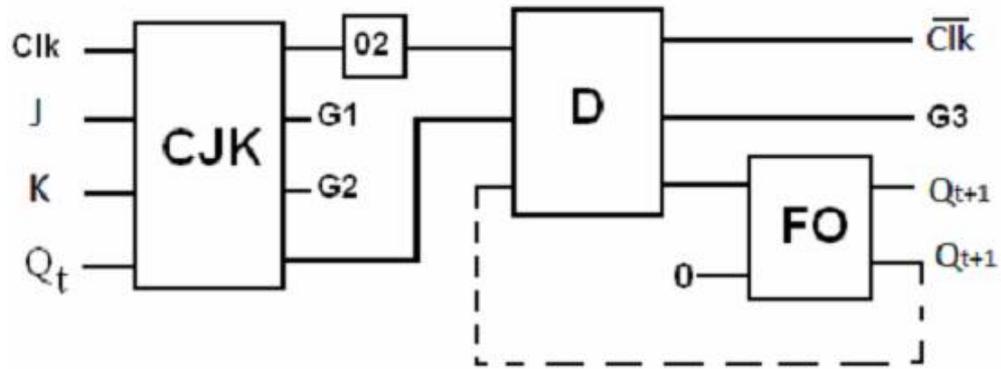


Рис. 7. Предлагаемая конструкция троичного обратимого синхронного JK-триггера.

Обратимые троичные триггерные системы

В отличие от синхронных триггеров, которые управляются уровнем тактового импульса, триггерные системы представляют собой последовательностные схемы с запуском по фронту сигнала. Такие системы имеют высокий уровень защиты от ложного срабатывания и широко применяются в вычислительных устройствах. Традиционно архитектура «ведущий-ведомый» (M-S) с инвертором используется в цифровой электронике для конструирования триггерных систем, что предполагает использование двух последовательно соединенных триггеров и одного инвертора. Поскольку мы построили обратимые синхронные D-, T и JK-триггеры, соответствующие обратимые триггерные системы могут быть спроектированы путем замены



в)

Рис. 8. Конструкция троичных обратимых триггерных систем: D-FF(а), T-FF(б), JK-FF(в).

Таблица 2

Сравнение параметров предложенных нами устройств (жирным шрифтом) с предыдущими работами

Типы	К-во логических элементов	К-во постоянных входов	К-во избыточных выходов	Квантовая стоимость
Запускаемый фронтом D-триггер	21 13[24]	2 2 [24]	2 3 [24]	21 25[24]
Запускаемый фронтом T-триггер	18	2	2	18
Запускаемый фронтом JK-триггер	30	1	3	30
Троичный вентиль Фредкина	10 13 [23] 15 [25]	0 0 [23] 0 [25]	0 0 [23] 0 [25]	10 13 [23] 15 [25]

Выводы

В работе представлены новые результаты конструирования базовых обратимых последовательностных элементов, таких как D-, T-, JK-триггеры. Предлагаемые схемы были синтезированы и оптимизированы на основе перестановочных одно- и двухвходовых MS-вентилей с использованием улучшенного адаптивного генетического алгоритма. По сравнению с другими работами, предлагаемое конструирование более эффективно с точки зрения квантовой стоимости, количества постоянных входов и избыточных выходов. Нами также разработан синхронизированный JK-триггер. Впервые синтезированы обратимые троичные запускаемые фронтом D-, T- и JK-триггерные M-S системы с инвертором. Предлагаемый

алгоритм также использовался для синтеза комбинационных схем; в частности, синтезированный троичный вентиль Фредкина имеет квантовую стоимость десять, что улучшает результаты, полученные в [23]. Квантовые/обратимые последовательностные элементы могут быть имплементированы на основе квантовых технологий жидкостных ионных ловушек.

Литература

1. Drechsler R., Wille R. (2012). Reversible circuits: Recent accomplishments and future challenges for an emerging technology. In: *Progress in VLSI Design and Test*. Berlin-Heidelberg: Springer.
2. Nielsen M., Chuang I. (2000). *Quantum computation and quantum information*. Cambridge: Cambridge University Press.
3. Li Z., Chen S., Song X., et al. (2017). Quantum circuit synthesis using a new quantum logic gate library of NCV quantum gates. *Int. J. Theor. Phys.*, **56**(4), 1023-1038.
4. Miller D.M., Thornton M.A. (2008). *Multiple-valued logic: concepts and representations*. Morgan & Claypool Publishers.
5. Landauer R. (1961). Irreversibility and heat generation in the computational process. *IBM J. Res. Develop.*, **5**(1/2), 183-191.
6. Bennett C.H. (1973). Logical reversibility of computation. *IBM J. Res. Develop.*, **17**(6), 525-532.
7. Fredkine. and Toffoli T. (1982). Conservative logic. *Int. J. Theor. Phys.*, **21**(3/4), 219-253.
8. Moraga C. (2014). On some basic aspects of ternary reversible and quantum computing. *Proc. 44th IEEE Int. Symp. Multiple-Valued Logic* (Bremen, 2014) (178-183).
9. Mchugh D., Twamley J. (2005). Trapped-ion qutrit spin molecule quantum computer. *New J. Physics*, **7**(1), 174/1-9.
10. Klimov B., Guzman R., Retamal J.C., Saavedra C. (2003). Qutrit quantum computer with trapped ions. *Phys. Rev.*, **A67**(6), 062313/1-7.
11. Lukacm., Perkowski M. and Kameyama M. (2010). Evolutionary quantum logic synthesis of Boolean reversible logic circuits embedded in ternary quantum space using structural restrictions. *Proc. IEEE Congress on Evolutionary Comput.* (Spain, Barcelona, 2010).
12. Deibuk V. (2016). Reversible/quantum ternary arithmetic logic unit design. *Int. J. Innovative Comput. Inf. and Control.*, **12**(5), 1523-1533.
13. Deibuk V.G., Biloshytskyi A.V. (2015). Design of a ternary reversible/ quantum adder using genetic algorithm. *Int. J. Inform. Technol. Comp. Sci.*, **7**(9), 38-45.
14. Deibuk V., Biloshytskyi A. (2015). Genetic synthesis of new reversible/quantum ternary comparator. *Adv. Electrical Comp. Engineering*, **15**(3), 147-152.
15. Muthukrishnan A., Stroud Jr., C.R. (2000). Multivalued logic gates for quantum computation. *Phys. Rev.*, **A62**(5), 052309/1-8.
16. Kerntopf P., Perkowskim.A. and Khan M.H.A. (2004). On universality of general reversible multiple-valued logic gates. *Proc. 34th Int. Symp. on Multiple-Valued Logic* (Canada, Toronto, 2004) (68-73).
17. Chuang M.L., Wang C.Y. (2008). Synthesis of reversible sequential elements. *ACM J. Emerg. Technol. Comput. Syst.*, **3**(1), 1-19.
18. Singh P.L., Majumder A., Chowdhuri B., Mondal A.J., Sheghawat T.S. (2015). Reducing delay and quantum cost in the novel design of reversible memory elements. *Procedia Computer Science*, **37**, 189-198.

19. Khan M.H.A., Rice J.E. (2016). Improved synthesis of reversible sequential circuits.*Proc. IEEE Int. Symposium on Circuits and Systems (ISCAS)*(Canada, Montreal, 2016) (2302-2305).
20. Thapliyal H., Radganathan N.(2010). Design of reversible sequential circuits optimizing quantum cost, delay, and garbage outputs.*ACM J. Emerg. Technol. Comput. Syst.*,**6**(4), 1-31.
21. Rice J.E. (2008). An introduction to reversible latches.*Computer J.*, **51**(6), 700-709.
22. Houshmand P., Haghparast M.(2015). Design of a novel quantum reversible ternary up-counter.*Int. J. Quantum Information*,**13**(5), 1550038/13p.
23. Niknafs A., Mohammadi M. (2013). Synthesis and optimization of multiple-valued combinational and sequential reversible circuits with don't cares.*Integration, the VLSI J.*,**46**(1), 189-196.
24. Mohammadi M, Eshghi M., Haghparast M. (2008). On design of multiple-valued sequential reversible circuits for nanotechnology based systems.*Proc. IEEE Region 10 Conference*(India, Hyderabad, 2008) (1-6).
25. Khan M.H.A. (2014). Design of ternary reversible sequential circuits.*Proc. 8th International Conference on Electrical and Computer Engineering*(Dhaka,2014) (140-143).
26. Hu Z., Yuriychuk I., Deibuk V. (2017). Ternary reversible/quantum latches.*Proc. IEEE First Ukraine Conf. on Electrical and Computer Engineering (UKRCON)*(Ukraine, Kyiv, 2017) (904-907).
27. Irving T.A., Shiva S.G., Nagle H.T. (1976). Flip-flops for multiple-valued logic.*IEEE Transactions on Computers*, **C-25**, 237-346.
28. Qixiang C.(1991). Multi-valued full-function flip-flops.*Proc. IEEE Int. Conf. on Circuits and Systems*(China, 1991) (928-931).
29. Berut A., Arakelyan A., Petrosian A., Ciliberto S., Dillenschneider R., Lutz E.(2012). Experimental verification of Landauer's principle linking information and thermodynamics.*Nature*,**486**(7388), 187-189.

Поступила в редакцию 06.02.2018

Zhengbing Hu¹

V. G. Deibuk^{2,3} *Doctor fiz.-mat. Science*

¹School of Educational Information Technology Central China
Normal University, Wuhan, China

²Institute of Thermoelectricity of the NAS and MES Ukraine,
Nauky str., Chernivtsi, 58029, Ukraine;

^{2,3}Yu.Fedkovich Chernivtsi National University,
Kotsyubynsky str., Chernivtsi, 58012, Ukraine
e-mail: v.deibuk@chmu.edu.ua

DESIGN OF TERNARY REVERSIBLE/QUANTUM SEQUENTIAL ELEMENTS

The extensive use of the principles of reversible computing makes it possible to minimize energy losses during the operation of computer devices. The design of reversible memory elements of the ternary logic is an actual task because they are necessary devices of modern electronics. In the paper, the main reversible sequential elements of the ternary logic were synthesized on the base of the permutative one-input and two-input gates proposed by Muthukrishnan and Stroud (MS-gates). Using the improved adaptive genetic algorithm, we proposed ternary reversible D-, T-, and JK-latches and flip-flops. To the best of our knowledge, ternary reversible T- and JK-flip-flops are synthesized for the first time on this basis. The proposed algorithm is also used for the synthesis of a reversible ternary Fredkin gate, resulting in the improvement of a quantum cost compared to the existing counterparts. The sequential elements synthesized in this work can be built by the liquid ion trap quantum technology thanks to the used MS-gates. Improvements with respect to the quantum cost, number of constant inputs, delay time, and number of garbage outputs are reported. This work is intended to attract the attention of specialists in thermoelectricity to the possibility of using reversible electronics to the design of thermoelectric devices. Bibl. 29, Fig. 8, Tabl. 2

Key words: flip-flops, latches, reversible computing, multiple-valued logic, genetic algorithms.

References

1. R.Drechsler, R.Wille, Reversible circuits: Recent accomplishments and future challenges for an emerging technology, in: *Progress in VLSI Design and Test*, Springer, Berlin-Heidelberg, 383-392 (2012).
2. M.Nielsen, I.Chuang, *Quantum Computation and Quantum Information* (Cambridge University Press, Cambridge, 2000), 700 p..
3. Z.Li, S.Chen, X.Song, et al., Quantum circuit synthesis using a new quantum logic gate library of NCV quantum gates, *Int. J. Theor. Phys.* **56**(4), 1023-1038 (2017).
4. D.M.Miller, M.A.Thornton, *Multiple-Valued Logic: Concepts and Representations* (Morgan & Claypool Publishers, 2008), 127 p..
5. R.Landauer, Irreversibility and heat generation in the computational process, *IBM J. Res. Develop.* **5**(1/2), 183–191 (1961).
6. C.H.Bennett, Logical reversibility of computation, *IBM J. Res. Develop.* **17**(6), 525-532 (1973).
7. E.Fredkin and T.Toffoli, Conservative logic, *Int. J. Theor. Phys.* **21**(3/4), 219-253 (1982).
8. C.Moraga, On some basic aspects of ternary reversible and quantum computing," in *Proc. 44th IEEE Int. Symp. Multiple-Valued Logic*, Bremen, 178-183 (2014).
9. D.McHugh, J.Twamley, Trapped-ion qutrit spin molecule quantum computer, *New J. Physics.* **7**(1), 174/1-9 (2005).
10. B.Klimov, R.Guzman, J.C.Retamal, C.Saavedra, Qutrit quantum computer with trapped ions, *Phys. Rev.* **A67**(6), 062313/1-7 (2003).
11. M.Lukac M.Perkowski and M.Kameyama, Evolutionary quantum logic synthesis of Boolean reversible logic circuits embedded in ternary quantum space using structural restrictions, in *Proc. IEEE Congress on Evolutionary Comput.*, Barcelona, 1-8 (2010).
12. V.Deibuk, Reversible/Quantum Ternary Arithmetic Logic Unit Design, *Int. J. Innovative Comput. Inf. and Control.* **12**(5), 1523–1533 (2016).
13. V.G.Deibuk, A.V.Biloshytskyi, Design of a ternary reversible/ quantum adder using genetic algorithm, *Int. J. Inform. Technol. Comp. Sci.* **7**(9), 38-45 (2015).
14. V.Deibuk, A.Biloshytskyi, Genetic synthesis of new reversible/quantum ternary comparator, *Adv. Electrical Comp. Engineering.* **15**(3), 147-152 (2015).

15. A.Muthukrishnan, C.R.Stroud, Jr., Multivalued logic gates for quantum computation, *Phys. Rev.* **A62**(5), 052309/1-8 (2000).
16. P.Kerntopf, M.A.Perkowski and M.H.A.Khan, On universality of general reversible multiple-valued logic gates, in *Proc. 34th Int. Symp. on Multiple-Valued Logic*, Toronto, 68-73 (2004).
17. M.L.Chuang, C.Y.Wang, Synthesis of reversible sequential elements, *ACM J. Emerg. Technol. Comput. Syst.* **3**(1), 1-19 (2008).
18. P.L.Singh, A.Majumder, B.Chowdhuri, A.J.Mondal, T.S.Sheghawat, Reducing delay and quantum cost in the novel design of reversible memory elements, *Procedia Computer Science.* **37**, 189-198 (2015).
19. M.H.A.Khan, J.E.Rice, Improved synthesis of reversible sequential circuits, in *Proc. IEEE Int. Symposium on Circuits and Systems (ISCAS)*, Montreal, 2302-2305 (2016).
20. H.Thapliyal, N.Radganathan, Design of reversible sequential circuits optimizing quantum cost, delay, and garbage outputs, *ACM J. Emerg. Technol. Comput. Syst.* **6**(4), 1-31 (2010).
21. J.E. Rice, An introduction to reversible latches, *Computer J.* **51**(6), 700-709 (2008).
22. P.Houshmand, M.Haghparast, Design of a novel quantum reversible ternary up-counter, *Int. J. Quantum Information.* **13**(5), 1550038/13p (2015).
23. A.Niknafs, M.Mohammadi, Synthesis and optimization of multiple-valued combinational and sequential reversible circuits with don't cares, *Integration, the VLSI J.* **46**(1), 189-196 (2013).
24. M.Mohammadi, M.Eshghi, M.Haghparast, On design of Multiple-valued sequential reversible circuits for nanotechnology based systems, in *Proc. IEEE Region 10 Conference*. Hyderabad, 1-6 (2008).
25. M.H.A.Khan, Design of ternary reversible sequential circuits, in *Proc. 8th International Conference on Electrical and Computer Engineering*, Dhaka, 140-143 (2014).
26. Z.Hu, I.Yuriychuk, V.Deibuk, Ternary reversible/quantum latches, in *Proc. IEEE First Ukraine Conf. on Electrical and Computer Engineering (UKRCON)*, Kyiv, 904-907 (2017).
27. T.A.Irving, S.G.Shiva, H.T.Nagle, Flip-flops for multiple-valued logic, *IEEE Transactions on Computers.* **C-25**, 237-346 (1976).
28. C.Qixiang, Multi-valued full-function flip-flops, in *Proc. IEEE Int. Conf. on Circuits and Systems*, China, 928-931 (1991).
29. A.Berut, A.Arakelyan, A.Petrosian, S.Ciliberto, R.Dillenschneider, E.Lutz, Experimental verification of Landauer's principle linking information and thermodynamics, *Nature* **486**(7388), 187-189 (2012).

Submitted 06.02.2018